

PATENT ABSTRACTS OF JAPAN

BA

(11)Publication number : 10-270477

(43)Date of publication of application : 09.10.1998

(51)Int.Cl.

H01L 21/56

H01L 21/60

H01L 23/12

H01L 23/28

(21)Application number : 09-076171

(71)Applicant : HITACHI LTD
AKITA DENSHI KK

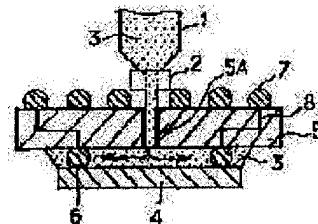
(22)Date of filing : 27.03.1997

(72)Inventor : OBA TAKASHI

(54) MANUFACTURE OF SEMICONDUCTOR PACKAGE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a technique for enabling reduction of a filling completion time necessary for filling with resin a gap between a semiconductor chip subjected to a flip chip binding process and a wiring board.
SOLUTION: In the semiconductor package manufacturing method of filing with resin 3 a gap between a semiconductor chip 4 subjected to a flip chip bonding process and a wiring board 5, a through hole 5A for resin injection is made in the wiring board 5 at a predetermined position, a nozzle 2 for resin supply is inserted into the through hole 5A, and then the resin 3 is filled into the gap of the chip 4 and the board 5 under the injection pressure of the resin.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-270477

(43) 公開日 平成10年(1998)10月9日

(51) Int.Cl.⁹

識別記号

F I

H 0 1 L 21/56

H 0 1 L 21/56

E

21/60

3 1 1

21/60

3 1 1 S

23/12

23/28

Z

23/28

23/12

L

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号

特願平9-76171

(22) 出願日

平成9年(1997)3月27日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000100997

アキタ電子株式会社

秋田県南秋田郡天王町天王字長沼64

(72) 発明者 大馬 高志

秋田県南秋田郡天王町天王字長沼64 アキ

タ電子株式会社内

(74) 代理人 弁理士 秋田 収喜

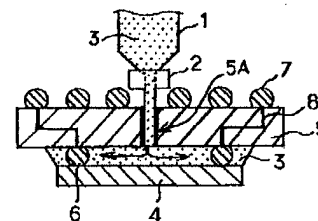
(54) 【発明の名称】 半導体パッケージ製造方法

(57) 【要約】

【課題】 フリップチップ実装を行った半導体チップと配線基板の隙間に樹脂を充填するのに必要な充填完了時間を短縮することが可能な技術を提供する。

【解決手段】 フリップチップ実装を行った半導体チップ4と配線基板5との隙間に樹脂3を充填する半導体パッケージ製造方法において、前記配線基板5の所定位置に樹脂注入用の貫通孔5Aを設け、その樹脂注入用の貫通孔5Aに樹脂供給用のノズル2を差し込んで、前記樹脂の注入圧力により半導体チップ4と配線基板5との隙間に樹脂3を充填するものである。

図 1



1…シリンジ

2…ノズル

3…アンダーフィル

4…半導体チップ

5…配線基板

5 A…アンダーフィル（樹脂）注入用の貫通孔

6…突起電極

7…はんだボール端子

8…内部配線

【特許請求の範囲】

【請求項1】 フリップチップ実装を行った半導体チップと配線基板との隙間に樹脂を充填する半導体パッケージ製造方法において、前記配線基板の所定位置に樹脂注入用の貫通孔を設け、その樹脂注入用の貫通孔に樹脂供給用のノズルを差し込んで、前記樹脂の注入圧力により半導体チップと配線基板との隙間に樹脂を充填することを特徴とする半導体パッケージ製造方法。

【請求項2】 フリップチップ実装を行った半導体チップと配線基板との隙間に樹脂を充填する半導体パッケージ製造方法において、前記配線基板の中央部に樹脂注入用の貫通孔を設け、その樹脂注入用の貫通孔に樹脂供給用のノズルを差し込んで、前記樹脂の注入圧力により半導体チップと配線基板との隙間に樹脂を充填することを特徴とする半導体パッケージ製造方法。

【請求項3】 フリップチップ実装を行った半導体チップと配線基板との隙間に樹脂を充填する半導体パッケージ製造方法において、前記配線基板の所定位置に複数の樹脂注入用の貫通孔を設け、それらの樹脂注入用の各々の貫通孔に樹脂供給用のノズルを差し込んで、前記樹脂の注入圧力により半導体チップと配線基板との隙間に樹脂を充填することを特徴とする半導体パッケージ製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体チップをフリップチップ実装した半導体装置を製造する方法に関し、特に、フリップチップ実装を行った半導体チップと配線基板との隙間（ギャップ）に樹脂を充填する半導体パッケージ製造方法に適用して有効な技術に関するものである。

【0002】

【従来の技術】従来の半導体パッケージ製造方法では、突起電極（パンプ電極）を介して半導体チップを配線基板の表面上に実装している。

【0003】前記のように半導体チップを配線基板上にフリップチップ実装した場合には、例えば、CSP（Chip Size Package）の封止は、アンダーフィル（樹脂）を前記半導体チップ側に塗布し、毛細管現象により半導体チップと配線基板の隙間（ギャップ）にアンダーフィル（樹脂）を充填している。

【0004】

【発明が解決しようとする課題】本発明者は、前記従来技術を検討した結果、以下の問題点を見出した。

【0005】すなわち、前記従来のCSPの封止は、アンダーフィル（樹脂）を半導体チップ側に塗布し、毛細管現象により半導体チップと配線基板の隙間（ギャップ）に樹脂を充填するため、充填時間がかかるうえ、1回の塗布では充填ができず、2～3回塗布する必要がある、作業性が悪いという問題があった。

【0006】また、アンダーフィル（樹脂）を半導体チップ側に塗布しなければならないため、配線基板の寸法（サイズ）を半導体チップよりも大きくしなければならないという問題があった。

【0007】本発明の目的は、フリップチップ実装を行った半導体チップと配線基板の隙間に樹脂を充填するのに必要な充填完了時間を短縮することが可能な技術を提供することにある。

【0008】本発明の他の目的は、樹脂を注入する際の作業効率を向上させることが可能な技術を提供する。

【0009】本発明の前記並びにその他の目的と新規な特徴は、本明細書の記述及び添付図面によって明かになるであろう。

【0010】

【課題を解決するための手段】本願によって開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記のとおりである。

【0011】（1）フリップチップ実装を行った半導体チップと配線基板との隙間に樹脂を充填する半導体パッケージ製造方法において、前記配線基板の所定位置に樹脂注入用の貫通孔を設け、その樹脂注入用の貫通孔に樹脂供給用のノズルを差し込んで、前記樹脂の注入圧力により半導体チップと配線基板との隙間に樹脂を充填するものである。

【0012】（2）前記（1）の手段の配線基板の所定位置を当該配線基板の中央部に特定し、その中央部に樹脂注入用の貫通孔を設けたものである。

【0013】（3）前記（1）の手段の配線基板の所定位置を当該配線基板の複数位置に特定し、その複数の位置に樹脂注入用の貫通孔を設けたものである。

【0014】前記（1）の手段によれば、前記配線基板の所定位置に設けられた樹脂注入用の貫通孔から樹脂を充填することにより、従来の充填方法に比べて樹脂の充填距離が短くなるので、半導体チップと配線基板の隙間に樹脂を充填するのに必要な充填完了時間を短縮することができる。

【0015】前記（2）の手段によれば、前記配線基板の中央部から設けられた樹脂注入用の貫通孔から樹脂を充填することにより、従来の充填方法に比べて充填距離が半分になるので、その分だけ半導体チップと配線基板の隙間に樹脂を充填するのに必要な充填完了時間を短縮することができる。

【0016】前記（3）の手段によれば、前記配線基板の複数位置に設けられた樹脂注入用の各貫通孔から樹脂を充填することにより、樹脂の充填距離が短くなり、かつ、複数の注入口から樹脂を注入するので、その分だけ半導体チップと配線基板の隙間に樹脂を充填するのに必要な充填完了時間をさらに短縮することができる。

【0017】

【発明の実施の形態】以下に、本発明の半導体パッケー

ジ製造方法において、フリップチップ実装をした半導体パッケージに接続部分補強用の樹脂を注入する一実施形態の半導体パッケージ製造方法について説明する。

【0018】なお、本発明の実施形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0019】図1は本発明の実施形態の半導体パッケージ製造方法における半導体パッケージへの樹脂充填の一実施例を示す断面図であり、図2は図1の上から見た平面図である。図1及び図2において、1はアンダーフィル（樹脂）を供給するためのシリンジ、2はシリンジ1の先端に着脱自在に設けられているノズル、3は例えば1%程度のシリコンを混入したエポキシ系樹脂からなるアンダーフィル（樹脂）、4は半導体チップ、5は配線基板、5Aは配線基板5の中央部に設けられたアンダーフィル（樹脂）注入用の貫通孔、6は例えばはんだバンプもしくは金バンプからなる突起電極、7ははんだボール端子、8は内部配線である。

【0020】図1に示すように、本実施形態の半導体パッケージ製造方法の半導体パッケージへの樹脂充填は、配線基板5の所定位置、例えば、図2に示すように、配線基板5の中央部にアンダーフィル注入用の貫通孔5Aを設け、そのアンダーフィル注入用の貫通孔5Aにアンダーフィル3を供給するためのシリンジ1の先端に着脱自在に設けられているノズル2を差し込んで、前記アンダーフィル3を所定の圧力で半導体チップ4と配線基板5との隙間に圧力注入して充填する。

【0021】前記1%程度のシリコンを混入したエポキシ系樹脂からなるアンダーフィル3は、約150℃で硬化するため、ノズル2の温度30～40℃、配線基板5の温度80～100℃の注入温度で注入される。

【0022】また、アンダーフィル注入用のノズル2の径は、例えば、約0.5mm以下であり、アンダーフィル3の注入口であるアンダーフィル注入用の貫通孔5Aの径は、前記ノズル2が挿入できる程度の大きさが適当であるが、前記ノズル2の外径よりも少し大きくても問題はない。

【0023】また、アンダーフィル3の注入圧力は、突起電極（はんだバンプもしくは金バンプ）6が剥離しない程度で、できるだけ大きな圧力が好ましい。

【0024】このようにすることにより、従来の充填方法に比べて充填距離が半分になるので、それ分だけ半導体チップ4と配線基板5の隙間にアンダーフィル3を充填するのに必要な充填完了時間を短縮することができる。

【0025】前述の本実施形態の半導体パッケージ製造方法では、配線基板5の中央部にアンダーフィル注入用の貫通孔5Aを1個設けた実施例で説明したが、本発明は、図3に示すように、前記配線基板5の所定位置に複数個のアンダーフィル注入用の貫通孔5Aを設け、その

アンダーフィル注入用の各々の貫通孔5Aに樹脂供給用のノズル2を差し込んで、前記アンダーフィル3の注入圧力により半導体チップ4と配線基板5との隙間にアンダーフィル3を充填するようにしてもよい。

【0026】このように配線基板5の所定位置に複数個のアンダーフィル注入用の貫通孔5Aを設け、その貫通孔5Aの各々に樹脂供給用のノズル2を差し込んで、前記樹脂の注入圧力により半導体チップ4と配線基板5との隙間にアンダーフィル3を充填することにより、前述の図1の充填方法に比べて充填距離がさらに短くなり、かつ、複数の注入口からアンダーフィル3を注入するので、それ分だけ半導体チップ4と配線基板5の隙間にアンダーフィル3を充填するのに必要な充填完了時間をさらに短縮することができる。

【0027】また、図4に示すように、本発明の半導体パッケージ製造方法は、他のICパッケージ11、コンデンサや抵抗等の電子部品12が実装されるマザーボード13に、本発明のフリップチップ実装をした半導体パッケージを実装した場合においても適用できることはいふまでもない。

【0028】また、本発明によれば、アンダーフィル（樹脂）を半導体チップ側に塗布しないため、配線基板の寸法（サイズ）を半導体チップよりも必ずしも大きくする必要はない。

【0029】以上、本発明を前記実施形態に基づき具体的に説明したが、本発明は、前記実施形態に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

【0030】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

【0031】（1）配線基板の所定位置に設けられた樹脂注入用の貫通孔から樹脂を充填することにより、従来の充填方法に比べて樹脂の充填距離が短くなるので、半導体チップと配線基板の隙間に樹脂を充填するのに必要な充填完了時間を短縮することができる。

【0032】（2）配線基板の中央部から設けられた樹脂注入用貫通孔から樹脂を充填することにより、従来の充填方法に比べて充填距離が半分になるので、それ分だけ半導体チップと配線基板の隙間に樹脂を充填するのに必要な充填完了時間を短縮することができる。

【0033】（3）配線基板の複数位置に設けられた各樹脂注入用の貫通孔から樹脂を充填することにより、樹脂の充填距離が短くなり、かつ、複数個の注入口から樹脂を注入するので、その分だけ半導体チップと配線基板の隙間に樹脂を充填するのに必要な充填完了時間をさらに短縮することができる。

【0034】（4）前記（1）～（3）により、半導体チップと配線基板の隙間に樹脂を充填するのに必要な充

填完了時間を短縮で、かつ、簡単な構成で樹脂を注入するので、樹脂を注入する際の作業効率を向上させることができる。

【図面の簡単な説明】

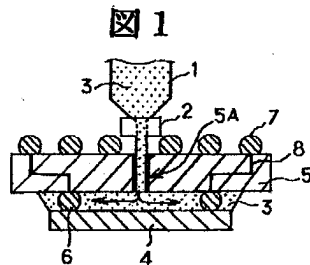
【図1】本発明の実施形態の半導体パッケージ製造方法の半導体パッケージへの樹脂充填の一実施例を示す断面図である。

【図2】図1の上から見た平面図である。

【図3】本実施形態の半導体パッケージ製造方法の本実施形態の他の実施例を説明するための図である。

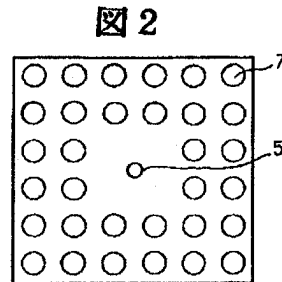
10

【図1】

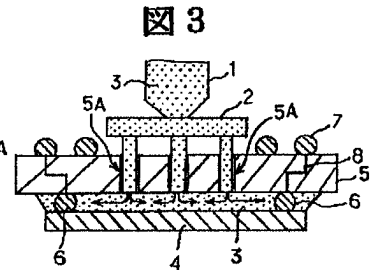


- | | |
|-----------|-----------------------|
| 1…シリンジ | 5A…アンダーフィル（樹脂）注入用の貫通孔 |
| 2…ノズル | 6…突起電極 |
| 3…アンダーフィル | 7…はんだボール端子 |
| 4…半導体チップ | 8…内部配線 |
| 5…配線基板 | |

【図2】



【図3】



【図4】

